

**Power supply circuit for driving liquid crystal display**

Patent Number: ☐ US2002154080  
Publication date: 2002-10-24  
Inventor(s): MIYAZAKI KIYOSHI (JP)  
Applicant(s): NIPPON ELECTRIC CO (US)  
Requested Patent: JP2002268610  
Application Number: US20020087859 20020305  
Priority Number(s): JP20010066595 20010309  
IPC Classification: G09G3/36  
EC Classification: G09G3/36C16  
Equivalents:

---

**Abstract**

A drive power supply circuit for driving liquid crystal display of the present invention generates necessary levels in an LCD drive power supply circuit that generates drive levels for LCDs in an LCD controller/driver IC by means of switching connection to capacitors in a constant manner or in synchronism with the timing of LCD driving. It allows reduction in number of the components such as amplifiers for level generation and external capacitors, which in turn reduces current consumption of the entire system, chip areas, and mounting areas

---

Data supplied from the esp@cenet database - I2

**AL**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-268610  
(P2002-268610A)

(43) 公開日 平成14年9月20日 (2002.9.20)

(51) Int.Cl.	識別記号	F I	テームド(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 2 0	G 0 2 F 1/133	5 2 0 5 C 0 0 6
	5 4 5		5 4 5 5 C 0 8 0
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 A
	6 1 2		6 1 2 F

審査請求 未請求 請求項の数14 O L (全 12 頁)

(21) 出願番号 特願2001-66595(P2001-66595)

(22) 出願日 平成13年3月9日(2001.3.9)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 宮崎 喜芳

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100114672

弁理士 宮本 康司

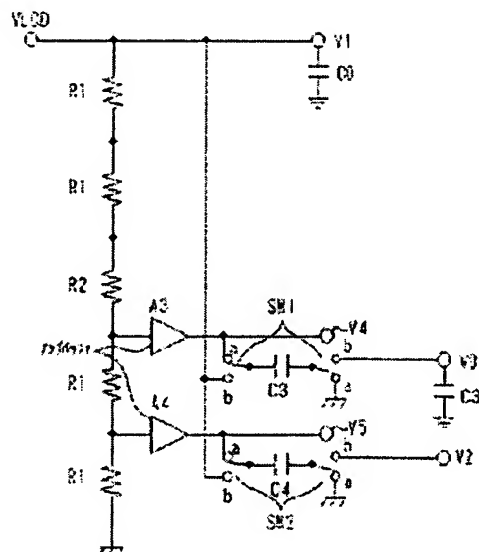
最終頁に続く

(54) 【発明の名称】 液晶駆動用電源回路

(57) 【要約】

【課題】 液晶駆動回路システム全体として、回路規模、部品数を低減することができ、且つ、スイッチと制御信号により低消費電力化を実現することができる液晶駆動用電源回路の提供。

【解決手段】 L C D コントローラ・ドライバ IC における液晶駆動用レベル生成をしている液晶駆動用電源回路において、コンデンサの接続をスイッチを用いて液晶駆動のタイミングに同期して切り替える、或は、定期的に接続を切り替えることにより必要とするレベルを生成するものであり、従来必要であったレベル生成用アンプ数と外付けコンデンサなどの部品数を低減することができ、液晶駆動回路システム全体の消費電流、チップ面積、実装面積の低減が可能となる。



【特許請求の範囲】

【請求項 1】 最高電位の電圧レベルに対して複数の中間電圧レベルの液晶駆動用電圧を発生する液晶駆動電源回路において、

前記複数の中間電圧レベルが第1のレベル群と第2のレベル群とに分類され、前記第1のレベル群では、該第1のレベル群を構成する各々のレベルに対して、1つのボルテージフォロウ構成の増幅器と1以上の容量とを備え、該増幅器及び容量によりレベルが生成され、前記第2のレベル群では、所定のタイミングで制御される切り替え手段によって、前記容量の中から所定の容量が選択され、該容量の放電電圧と前記最高電位の電圧レベルとを用いてレベルが生成されることを特徴とする液晶駆動用電源回路。

【請求項 2】 前記複数の中間電圧レベルのレベル数が2n (nは整数) で与えられるとき、n個以下の前記増幅器とn個以下の前記容量とによって全てのレベルが生成されることを特徴とする請求項 1記載の液晶駆動用電源回路。

【請求項 3】 前記複数の中間電圧レベルのレベル数が4n (nは整数) で与えられるとき、n個以下の前記増幅器と3n個以下の前記容量とによって全てのレベルが生成されることを特徴とする請求項 1記載の液晶駆動用電源回路。

【請求項 4】 最高電位の電圧レベルに対して4つの中間電圧レベルの液晶駆動用電圧を発生する液晶駆動電源回路において、

該液晶駆動電源回路内に、2つのボルテージフォロウ構成の増幅器と、2つの容量と、2つの切り替え手段とを含み、

前記4つの中間電圧レベルが第1のレベル群と第2のレベル群とに分類され、

前記第1のレベル群を構成する2つのレベルに対しては、前記増幅器と前記容量とによりレベルが生成され、前記第2のレベル群を構成する他の2つのレベルに対しては、所定のタイミングで制御される前記切り替え手段によって、前記容量の中から所定の容量が選択され、該容量の放電電圧と前記最高電位の電圧レベルとを用いてレベルが生成されることを特徴とする液晶駆動用電源回路。

【請求項 5】 前記2つの容量が互いに接続され、該接続点において、前記第1のレベル群を構成する1つのレベルと、前記第2のレベル群を構成する1つのレベルとが順次生成されることを特徴とする請求項 4記載の液晶駆動用電源回路。

【請求項 6】 最高電位の電圧レベルに対して4つの中間電圧レベルの液晶駆動用電圧を発生する液晶駆動電源回路において、

該液晶駆動電源回路内に、1つのボルテージフォロウ構成の増幅器と、3つの容量と、3つ又は4つの切り替え

手段とを含み、前記4つの中間電圧レベルが第1のレベル群と第2のレベル群とに分類され、

前記第1のレベル群を構成する1つのレベルに対しては、前記増幅器と前記容量とによりレベルが生成され、前記第2のレベル群を構成する他の3つのレベルに対しては、所定のタイミングで制御される前記切り替え手段によって、前記容量の中から所定の容量が選択され、該容量の放電電圧と前記最高電位の電圧レベルとを用いてレベルが生成されることを特徴とする液晶駆動用電源回路。

【請求項 7】 前記第2のレベル群を構成するレベルの内、セグメント電極に出力するレベルに、レベルを安定化させる容量が付加されていることを特徴とする請求項 1乃至6のいずれかーに記載の液晶駆動用電源回路。

【請求項 8】 前記第2のレベル群のレベル生成において、該レベルを生成する前記容量が、レベルを安定化させる機能を兼ね備えることを特徴とする請求項 1乃至7のいずれかーに記載の液晶駆動用電源回路。

【請求項 9】 前記タイミングが、液晶画面の表示信号に同期するように設定され、前記切り替え手段による前記容量の選択が、液晶表示に影響与えないタイミングで行われることを特徴とする請求項 1乃至8のいずれかーに記載の液晶駆動用電源回路。

【請求項 10】 前記表示信号が、フレーム信号、データ出力信号、又は該データ出力信号を基に生成された信号のいずれかを含むことを特徴とする請求項 9記載の液晶駆動用電源回路。

【請求項 11】 コモン電極に接続されるレベルを生成する容量は、前記フレーム信号に同期した信号で制御され、

セグメント電極に接続されるレベルを生成する容量は、前記データ出力信号に同期した信号で制御されることを特徴とする請求項 10記載の液晶駆動用電源回路。

【請求項 12】 前記タイミングが、出力切り替え時の一定期間のみ前記容量に接続してレベルを出力し、それ以外の期間は、所定のレベルに接続して該容量に電荷を充電することを特徴とする請求項 1乃至11のいずれかーに記載の液晶駆動用電源回路。

【請求項 13】 前記第1のレベル群が、低電位側のレベルにより構成され、前記増幅器及び前記容量として低耐圧の部品が用いられることを特徴とする請求項 1乃至12のいずれかーに記載の液晶駆動用電源回路。

【請求項 14】 前記切り替え手段が、MOSスイッチからなることを特徴とする請求項 1乃至13のいずれかーに記載の液晶駆動用電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶駆動用電源回路及び該回路を用いた液晶駆動方法に関する。

【0002】

【従来の技術】液晶駆動電源回路は、特に、液晶パネルなど駆動するレベル生成のために用いられている。従来、液晶ドライバーやコントローラー・ドライバー・ICにおける液晶駆動に必要なレベル電源回路では、専用の電源ICや抵抗などを使ってレベルを生成していた。しかしながら、液晶パネルが携帯電子機器関係に広く用いられるに従って低消費電力化と駆動系回路の小型化が要求されるようになり、液晶駆動用レベル回路（液晶駆動電源回路）をドライバーと共に1チップ化したLCDコントローラー・ドライバーなどが使われるようになってきた。

【0003】この従来のLCDコントローラー・ドライバー（第1の従来例）について、図面を参照して説明する。図12は、LCDコントローラー・ドライバーの電源回路を含めた全体図である。図12に示すように、電源回路内では、液晶駆動の最高位電位（V<sub>LCD</sub>）を高抵抗で分圧し、液晶に必要な多レベルを生成している。そのレベルを直接使っても容量負荷であるパネルの充電電圧に対しては波形鈍りが生じてしまうので、各レベル（V<sub>2</sub>～V<sub>5</sub>）をアンプ（A<sub>1</sub>～A<sub>4</sub>）にて低インピーダンスにして出力している。そして、出力部においてフレームや表示信号に応じて決まるレベルを選択して出力する。この出力は、パネルのセグメント（SEG）電極、コモン（COM）電極を駆動することになる。これら電極は実際には複数有り、出力もそれに対応して複数有る。例えば、それぞれn個、m個あればn×mドットのパネルを表示可能となる。

【0004】図2にSEG、COMの出力例を示す。COMは走査電極ともいい、全COM出力のうち一つだけが選択レベルを出力し、他の出力は非選択レベルを出力する。一方、SEG出力は、選択レベルを出力しているCOM（選択COM）の選択レベル出力時に同期して選択・非選択レベルを出力することにより、そのCOMと交差している箇所の画素の表示・非表示を行うことが出来る。液晶にはAC的な電圧を印加する為、図2に見られる様に液晶への選択、非選択レベルはフレームと呼ばれる周期毎に変化している。

【0005】一方、液晶駆動レベル（V<sub>1</sub>～V<sub>5</sub>）には、通常、レベルを安定させるコンデンサー（C<sub>0</sub>～C<sub>4</sub>）が接続されている。なぜなら、液晶駆動レベル出力用のアンプ（A<sub>1</sub>～A<sub>4</sub>）はパネル負荷が容量性である為、通常、出力段のアイドリング電流を低減し、アンプの貫通電流が少なめとなるように設計されている。しかし、この場合、瞬間的な負荷の切り替え時には、アンプのスルーレートで決まる時間分レベルが変動する可能性があり、表示自体にも影響することがある。その為、各アンプにコンデンサーを外付けして、アンプのスルーレートで間に合わない間は、上記コンデンサー（パスコン）にてレベル変動を抑えていた。

【0006】

【発明が解決しようとする課題】しかしながら、近年、携帯電子機器等における更なる低消費電力化と小型化要求が強まり、特に、電源回路の消費電流の低減のみならず、上述した外付けコンデンサーの削減やチップサイズの低減が求められて来ている。

【0007】低消費電力化への要望にこたえる公知例としては、図13に示す特開平10-31200号公報（第2の従来例）がある。これは、V<sub>3</sub>、V<sub>4</sub>のレベルアンプの電源として中間近傍レベルを使うものである。また、図14に示す特許第2595981号公報（第3の従来例）はアンプのバイアスを一時的にOFFするものである。

【0008】これら第2及び第3の従来例は、いずれも第1の従来例より消費電流は削減可能であるが、回路構成は第1の従来例（図11）と比較して、アンプの数や外付けコンデンサーの数に変わりはなく、むしろ余分な回路が追加される分チップサイズは大きくなってしまふ。また、これら第1乃至第3の従来例は、現状の回路構成におけるアンプに対する工夫をしているだけであり、回路規模そのものを減らすものではない。

【0009】本発明は、上記問題点に鑑みてなされたものであって、その主たる目的は、液晶駆動回路システム全体として、回路規模、部品数を低減することができ、且つ、スイッチと制御信号により低消費電力化を実現することができる液晶駆動用電源回路を提供することにある。

【0010】

【問題を解決するための手段】上記目的を達成するため、本発明は、最高電位の電圧レベルに対して複数の中間電圧レベルの液晶駆動用電圧を発生する液晶駆動電源回路において、前記複数の中間電圧レベルが第1のレベル群と第2のレベル群とに分類され、前記第1のレベル群では、該第1のレベル群を構成する各々のレベルに対して、1つのボルテージフォロウ構成の増幅器と1以上の容量とを備え、該増幅器及び容量によりレベルが生成され、前記第2のレベル群では、所定のタイミングで制御される切り替え手段によって、前記容量の中から所定の容量が選択され、該容量の充電電圧と前記最高電位の電圧レベルとを用いてレベルが生成されるものである。

【0011】本発明においては、前記複数の中間電圧レベルのレベル数が2n（nは整数）で与えられるとき、n個以下の前記増幅器とn個以下の前記容量とによって全てのレベルが生成される構成とすることができ、また、前記複数の中間電圧レベルのレベル数が4n（nは整数）で与えられるとき、n個以下の前記増幅器と3n個以下の前記容量とによって全てのレベルが生成される構成とすることもできる。

【0012】また、本発明は、最高電位の電圧レベルに対して4つの中間電圧レベルの液晶駆動用電圧を発生する液晶駆動電源回路において、該液晶駆動電源回路内

に、2つのボルテージフォロウ構成の増幅器と、2つの容量と、2つの切り替え手段とを含み、前記4つの中間電圧レベルが第1のレベル群と第2のレベル群とに分類され、前記第1のレベル群を構成する2つのレベルに対しては、前記増幅器と前記容量とによりレベルが生成され、前記第2のレベル群を構成する他の2つのレベルに対しては、所定のタイミングで制御される前記切り替え手段によって、前記容量の中から所定の容量が選択され、該容量の放電電圧と前記最高電位の電圧レベルとを用いてレベルが生成されるものである。

【0013】また、本発明は、最高電位の電圧レベルに対して4つの中間電圧レベルの液晶駆動用電圧を発生する液晶駆動電源回路において、該液晶駆動電源回路内に、1つのボルテージフォロウ構成の増幅器と、3つの容量と、3つ又は4つの切り替え手段とを含み、前記4つの中間電圧レベルが第1のレベル群と第2のレベル群とに分類され、前記第1のレベル群を構成する1つのレベルに対しては、前記増幅器と前記容量とによりレベルが生成され、前記第2のレベル群を構成する他の3つのレベルに対しては、所定のタイミングで制御される前記切り替え手段によって、前記容量の中から所定の容量が選択され、該容量の放電電圧と前記最高電位の電圧レベルとを用いてレベルが生成されるものである。

【0014】本発明においては、前記第2のレベル群を構成するレベルの内、セグメント電極に出力するレベルに、レベルを安定化させる容量が付加されている構成とすることができる。

【0015】また、本発明においては、前記第2のレベル群のレベル生成において、該レベルを生成する前記容量が、レベルを安定化させる機能を兼ね備えることが好ましい。

【0016】また、本発明においては、前記タイミングが、液晶画面の表示信号に同期するように設定され、前記切り替え手段による前記容量の選択が、液晶表示に影響を与えないタイミングで行われる構成とすることができる。前記表示信号が、フレーム信号、データ出力信号、又は該データ出力信号を基に生成された信号のいずれかを含むことが好ましい。

【0017】また、本発明においては、前記タイミングが、出力切り替え時の一定期間のみ前記容量に接続してレベルを出力し、それ以外の期間は、所定のレベルに接続して該コンデンサーに電荷を充電することが好ましい。

【0018】また、本発明においては、前記第1のレベル群が、低電位側のレベルにより構成され、前記増幅器及び前記容量として低耐圧の部品が用いられる構成とすることができる。

【0019】このように、本発明は上記構成により、従来出力レベル数だけ必要だった増幅器の数を半分以下とし、また、容量などの部品についても削減可能である。

為、回路全体としてのアンプのバイアス電流が削減されるのみならず、回路全体のレイアウト面積も低減することができる。

【0020】

【発明の実施の形態】本発明に係る液晶駆動用電源回路は、その好ましい実施の形態において、LCDコントローラ・ドライバICにおける液晶駆動用レベル生成をしている液晶駆動用電源回路において、コンデンサーの接続をスイッチを用いて液晶駆動のタイミングに同期して切り替える、或は、定常的に接続を切り替えることにより必要とするレベルを生成するものであり、従来必要であったレベル生成用アンプ数と外付けコンデンサーなどの部品数を低減することができるため、液晶駆動回路システム全体の消費電流、チップ面積、実装面積の低減が可能となる。以下に図面を参照して説明する。

【0021】図1は、本発明の液晶駆動用電源回路の構成を示す回路図である。図1に示すように、本電源回路では、従来、アンプで生成していた液晶駆動用レベル(V2~V5)のうち、上位側レベル(V2、V3)については、アンプで直接出力するのではなく、下位側のレベル(V4、V5)に接続されていたコンデンサー(C3、C4)を用いて生成することを特徴としている。

【0022】すなわち、液晶駆動レベルは、最高、最低電位(VLCDとGND)を除いて、同時に3つ以上は選択されない事と、液晶駆動レベルの中間電位(VLCD-GND)/2に対する対称性を利用して、液晶駆動のタイミングに同期させてコンデンサーを切り替えてレベルを生成するものであり、V2レベルについては、V5を出力しているアンプ(A4)により電荷を充電したバスコン(C4)とV1レベルとを使ってV2レベルに相当するレベルを生成することが可能であり、V3レベルは、V4レベルを出力しているアンプ(A3)に接続されているバスコン(C3)とV1レベルとを使ってV3レベルに相当するレベル生成することが可能である。

【0023】また、上記構成の場合、アンプの数を4個から2個に半減することができるのみならず、V2レベルに必要なコンデンサーとV5のコンデンサー(C4)とを兼用することができるため、その分コンデンサーを削減することができ、また、V3レベルのコンデンサーも後述する様に切り替えタイミングを工夫することにより、V4レベルのコンデンサー(C3)と兼用が可能になるので、更なるコンデンサーの削減が可能である。

【0024】また、上位側のレベルはコンデンサー(C3、C4)により出力しているので、従来必要であったバスコンを別途設ける必要がなく、従来のコンデンサー(バスコン)数を削減することができるばかりでなく、従来の半分の耐圧で済み、コンデンサー、回路を構成するアンプなどのサイズ低減が可能となるという効果が得られる。

【0025】このように、本発明では、レベルを安定させるコンデンサー（バスコン）をスイッチで切り替えることにより、従来出力レベル数だけ必要だったアンプ数を半分以上とし、また、コンデンサーなどの部品については、20%～50%削減している。その為、回路全体としてのアンプのバイアス電流が削減されるのみならず、回路全体のレイアウト面積も低減可能である。特に、アンプのレイアウトは、バラツキを抑える為に最小寸法の数1.0倍程度でレイアウトされている為、アンプの削減はレイアウトに与えるインパクトは大きいといえる。

【0026】また、コンデンサー、アンプについても、必要としている電圧レベルが低減する為、従来は高耐圧なプロセスや部品が必要であったのに対し、より低耐圧のプロセスや部品で済ませることができ、従来例より更に部品サイズやチップサイズの低減が可能となり、回路全体の更なる消費電流の低減を図ることができる。

【0027】

【実施例】上記した本発明の実施の形態についてさらに詳細に説明すべく、本発明の実施例について図面を参照して説明する。

【0028】【実施例1】まず、本発明の第1の実施例に係る液晶駆動用電源回路について、図1及び図2を参照して説明する。図1は、第1の実施例に係る液晶駆動用電源回路の構成を示す回路図であり、図2は、COM、SEGの駆動波形を示すタイミングチャート図である。

【0029】図1に示すように、本実施例の回路は、液晶駆動の最高位電位（ $V_{LCD} = V_1$ ）と最低電位（GND）を抵抗 $R_1$ 、 $R_2$ により抵抗分圧して、液晶駆動

に必要な4つのレベルを生成している。但し、液晶駆動用レベルはCOM、SEGにより印加される電圧（COM-SEG間電圧）が交流駆動した場合、DC的に0になる様にする為、一般に $V_1 - V_2 = V_2 - V_3 = V_4 - V_5 = V_5 - GND (= V_0)$ とする。）となるレベルが出力できる様に抵抗比がつけられている。

【0030】上記、抵抗により作られた各レベルのうち、下位側2つのレベルは、アンプ（A3、A4）とそれに接続されるコンデンサー（C3、C4）により、液晶駆動に最適な下位側の2レベル（ $V_4$ 、 $V_5$ ）を生成している。一方、上位側の中間レベル（ $V_2$ 、 $V_3$ ）は、前記レベル（ $V_4$ 、 $V_5$ ）とGND間に接続され、レベル分の電荷を充電したコンデンサー（C3、C4）の接続をスイッチ（SW1、SW2）により切り替えることにより生成している。

【0031】前記スイッチ（SW1、SW2）は、下位の2レベル（ $V_4$ 、 $V_5$ ）が出力される期間、又は、出力の可能性がある期間内においては、コンデンサー（C3、C4）をアンプ（A3、A4）の出力とGND間に接続することにより、 $V_4$ 、 $V_5$ レベルの安定化を図り、コンデンサーに所定のレベルを充電させる。

【0032】また、上位側の2レベル（ $V_2$ 、 $V_3$ ）が出力される期間、又は、出力の可能性がある期間においては、先のコンデンサー（C3、C4）のうちアンプ出力に接続されていた方を $V_1 (= V_{LCD} : \text{最高電位})$ に接続することにより、コンデンサーの另一端の電圧は、それぞれ、式1、式2のようになるので、上位側レベル（ $V_2$ 、 $V_3$ ）に対応したレベルとして出力可能となる。

【0033】

$$\begin{aligned} V_1 - (C3 \text{ コンデンサーの端子間電圧}) &= V_1 - (V_4 - GND) = V_1 - \\ (V_4 - V_5 + V_5 - GND) &= V_1 - 2 \times V_0 \quad \dots (1) \\ V_1 - (C4 \text{ コンデンサーの端子間電圧}) &= V_1 - (V_5 - GND) = V_1 - \\ V_0 &\quad \dots (2) \end{aligned}$$

【0034】ここで、COM出力に使われるレベルである $V_2$ 、 $V_5$ に関してはこれで問題無いが、データ表示電極（SEG）に出力するレベル（ $V_3$ ）は、外付けコンデンサー（C3、C4）がパネルの負荷容量に対して十分大きく無い場合には、パネル負荷駆動によりコンデンサーの電荷が抜けることによりレベルがシフトして表示に悪影響を与える可能性がある。そこで、レベル安定用コンデンサーC3'を追加し、スイッチの切り替えを一定周期で行うことにより、コンデンサーC3によってレベルを定常的に充電することが可能になり、負荷電流が多い場合においても常に $V_3$ レベルを維持することが可能となる。

【0035】以上の動作により、2個のアンプ（A3、A4）と3個のコンデンサー（C3、C4、C3'）とにより4つのレベルを液晶駆動に必要なタイミングで出力することが可能となる。

【0036】なお、ここで述べたスイッチの構造は一般的なものでよいが、スイッチとコンデンサーの接続により電圧を出力するため、リーク電流が少なく、スイッチ部での電圧降下が無いことが望ましく、MOSスイッチなどが望ましい。但し、上述した機能があれば特にこれに限るものではない。また、コンデンサーも従来使われているコンデンサーを用いることができ、一般には、パネルの負荷によるレベル変動を抑える為にパネルの数十倍以上の容量の0.01 $\mu$ ～1 $\mu$ F程度のコンデンサーが望ましい。

【0037】次に、本実施例の動作について、図2のタイミングチャート図を用いて説明する。図2におけるCOM、SEGは、実際のパネル駆動波形（ドライバ出力波形）の一例である。後述する実施例で説明する図8に示す様に、このCOM、SEG出力は液晶駆動電圧で生成されたレベルを出力することにより、COM、

SEG電極間で挟まれた液晶を点灯、非点灯させるものであり、電源側からみれば、SEG、COM波形の変化に応じてパネル負荷の充放電をしていることになる。

【0038】また、図2のCLK0はフレーム信号と同一タイミングの信号であり、これをもとにSW2を制御している。但し、以降、各SWは、Lレベルでa側、Hレベルでb側に接続されるものとして説明を行う。図2のCOM波形から分かるように、V2レベルとV5レベルは同一フレーム内で同時に選択されることは無く、また、同一フレーム内ではV2のレベルによる充放電は少ない（各COMは1回のみ走査される）ので、CLK0（＝フレーム信号）のタイミングでV5-GND間に接続していたコンデンサをV1-V2間に接続することにより、V2に所定の電圧（ $V1-V2=V5-GND$ ）を出力することが可能となる。

【0039】この電圧は、コンデンサC4の電荷が減るに従って電圧が上昇する（V1に近づく）が、このC4自体が、V5レベルのバスコンとしての役割を持つ程度の大きさ（0.01 $\mu$ ～1 $\mu$ 程度）ならば通常のパネル負荷に対しても十分大きいのでV2レベルによる充放電は少なく、レベル変動は少なくて済む。

【0040】一方、SW1を制御する信号としては、図2のCLK1、あるいは、それを分周した他のクロック（例えば、CLK2、CLK3など）やCLK1b（CLK1の位相をずらしたもの）であり、動作時には、CLK0の数倍の周波数で動かす。また、V3レベルはSEG波形で出力されるが、SEGが表示の有無に従い選択・非選択レベルを出力する為、V3レベルの負荷駆動の充放電電流はCOMより多い。

【0041】一般に、パネル負荷が数1000pFとし

て、それを充放電した場合、C3が小さい場合（パネルの十倍程度～0.01 $\mu$ F程度以下）では、パネルの10回分の充放電電流がC3の1回分の充放電とほぼ同じ電流駆動能力（ $I=f \times C \times V$ ）となってしまう。即ち、表示ラインが20ライン程度のパネルがワーストパターン（選択・非選択が交互に表示）においては、このバスコンでレベルを維持出来ない。従って、COMのレベルV2と異なり、CLK1～3に示す様にフレーム信号の数倍以上の周波数信号をもたせて、V3に接続されているコンデンサ（バスコンC3'）にV3レベルの電荷を充電してレベルを安定させる。

【0042】但し、最初に述べた様にSW1、SW2いずれもV2、V3レベルが出力されないフレーム時には、V4、V5とGND間にコンデンサが接続される様にして、スイッチ動作による無駄な動作電流を低減すると共にV4、V5のレベルの安定化を図っている。

【0043】SW1の制御信号としては、CLK1を使えば問題無いが、動作周波数（スイッチング周波数）が高いので動作電流は一番多い。実際にはパネルに比較してコンデンサが大きい場合には、数ライン表示データ出力毎にコンデンサ（C3）の電荷移動により出力レベルが落ちることは無いので、CLK2、CLK3とよりスイッチング周波数を低減したもので最適化した方が全体としての消費電流の低減とノイズ発生を抑制する効果が得られる。

【0044】目安としては、電流能力  $I=f \times C \times V$  であるので、下記の式3を満足する様な制御クロック（CLKn）を使えば良い。

【0045】

$$\begin{aligned} (\text{パネルの負荷電流}) &= (1 \text{ ライン走査周波数}) \times \text{パネル負荷容量} \times (V1 - V3) \\ &< (C3 \text{ による電流能力}) = (\text{CLKnの周波数}) \times C3 \text{ の容量} \times \Delta V \end{aligned}$$

但し、 $\Delta V$  : 許容されるレベル変動（リプル電圧）

・ ・ ・ (3)

【0046】このように、本実施例の液晶駆動用電源回路によれば、液晶駆動に必要なレベルの内、下位側はアンプとコンデンサを用いて最適なレベルを生成し、上位側はスイッチを切り替えて上記コンデンサに蓄積された電荷によって生成しているため、アンプの数を必要なレベル数の半分に削減することができ、また、コンデンサも異なるレベルで共有することができるため、回路全体としてのアンプのバイアス電流を削減するのみならず、回路全体のレイアウト面積を低減することができる。

【0047】【実施例2】次に、本発明の第2の実施例に係る液晶駆動用電源回路について、図3を参照して説明する。図3は、第2の実施例に係る液晶駆動用電源回路の構成を示す回路図である。なお、第1の実施例では、最低電位（GND）側のレベルのアンプ（A3、A4）を利用して高電位側のレベルを生成したが、本実施例は、逆に、最高電位（V<sub>LCO</sub>）側のレベルアンプ

（A1、A2）を利用して、低電位側のレベルを生成することを特徴とするものであり、他の部分の構成については前記した第1の実施例と同様である。

【0048】一般に、Pサブウェハーを使ったICでは、ウェハーのサブ電位がGNDを基準とする為、第1の実施例によってアンプを構成するトランジスタの耐圧を低減することが出来る。しかしながら、Nサブウェハーを使ったICなどでは、高圧側を基準にトランジスタを形成する為、最高電位側のレベルを基準にした方が耐圧低減が可能である。従って、使用する回路システムの基準電源によっては本実施例の構成の方が有利となる。この時、アンプの出力とコンデンサの切り替えタイミングは第1の実施例とは別フレームになるので、第1の実施例の制御信号をフレーム周期の半分（Tf）だけずらした波形であれば良い。

【0049】【実施例3】次に、本発明の第3の実施例に係る液晶駆動用電源回路について、図4を参照して説

明する。図4は、第3の実施例に係る液晶駆動用電源回路の構成を示す回路図である。本実施例は、コンデンサー(C3、C4)を直列に接続し、C3、C4の接続点をV5又はV2にして、アンプ出力又は、抵抗分圧されたものを入力していることを特徴としている。

【0050】この回路の長所は、前記した第1及び第2の実施例と比較して、スイッチの数を1個少なくすることができる点と、C3、C4の接続点がV4-GND間、V1-V3間の中間電位になる為、V2、V5が兼用端子となるので出力ドライバーのセクターも少なくすることが出来る点である。但し、この回路の場合には、第1及び第2の実施例と異なり、V2、V3のレベル生成を独立に行えないので、C3、C4はレベル変動が起きないほど大きいコンデンサーが必要である。

【0051】【実施例4】次に、本発明の第4の実施例に係る液晶駆動用電源回路について、図5及び図6を参照して説明する。図5は、第4の実施例に係る液晶駆動用電源回路の構成を示す回路図であり、図6は、COM、SEGの駆動波形を示すタイミングチャート図である。本実施例は、V2、V5に関しては先に説明した第1の実施例と同じであるが、V4レベルの作成にも更にV5を出力しているアンプ(A4)とコンデンサーを使って生成していることを特徴とするものである。

【0052】すなわち、アンプの数を1つ減らす代わりにコンデンサーとスイッチの数を増やし、コンデンサーの切り替えタイミングを調整することによって1つのアンプで4つのレベルを生成するものである。この場合はアンプが1個になることによってチップレイアウトの低減と回路電流の低減を図るのみならず、耐圧は、第1乃至第3の実施例の1/4で済むので、汎用的な低圧プロセスで作れる可能性がある。なお、タイミングは表示に影響しない様に図6に従って行えば良い。

【0053】【実施例5】次に、本発明の第5の実施例に係る液晶駆動用電源回路について、図7及び図8を参照して説明する。図7は、第5の実施例に係る液晶駆動用電源回路の構成を示す回路図であり、図8は、SEGの駆動波形を示すタイミングチャート図である。本実施例は、第1の実施例で使っていたコンデンサー(C3')を削除したことを特徴とするものである。

【0054】この場合は、制御タイミングを図8で示す方法で行うことにより、レベル低下により表示に影響を及ぼすことなくレベル生成が可能である。一般に、パネル負荷の充放電は出力切り替え時に行われており、レベルが安定した時には、パネル自体の負荷容量によりレベルの保持は可能である。従って、出力を切り替えるタイミングでバスコン(C3)をV3レベルに接続して、レベルが安定したら切離して再びV4レベルを充電し、次のラインの表示データ出力時(出力変化時)に備える。パネル自体が容量である為、レベルが安定すればコンデンサーが切り離されてもレベル保持は可能であり、以

降、これを繰返すことにより表示に影響無く、且つ、レベル駆動が可能となる。この例の場合では、アンプだけでなく、コンデンサーも半分に削減できる。

【0055】【実施例6】次に、本発明の第6の実施例に係る液晶駆動用電源回路について、図9及び図10を参照して説明する。図9は、第6の実施例に係る液晶駆動用電源回路の構成を示す回路図であり、図10は、SEGの駆動波形を示すタイミングチャート図である。なお、本実施例は、下位レベル(V5)出力のアンプ1個と3個のコンデンサーを図10に示すタイミングを作ることで液晶駆動レベルを生成することを特徴とするものである。

【0056】V2の生成は、第4の実施例と同じであるが、V4、V3は、左記のV5を充電した2個のコンデンサーを直列に接続して、それを出力が切替わるタイミング時に出力するものである。V4、V3の選択は、フレーム毎に一方の端子をV1又はGNDにすることにより出力が可能である。本実施例の長所は、アンプが1個、コンデンサー3個と部品数が少ないので消費電流、部品が少なくなることと、前記した第4の実施例と同様にアンプなどの耐圧を1/4で済ませることができるといふことである。

【0057】

【発明の効果】以上説明したように、本発明の液晶駆動用電源回路によれば、液晶駆動レベルのうち、上位側又は下位側のアンプとコンデンサーを用い、スイッチを切り替えることにより、下位側又は上位側のレベルを生成することができ、アンプやコンデンサー等の部品点数を半分に以下に削減し、チップレイアウトを低減することができる。

【0058】例えば、図1に示す構成の場合は、上位側のV2、V3を下位側レベルV4、V5のアンプ(A3、A4)とコンデンサー接続切り替えによって生成しているため、電源回路に必要なアンプが半分で済み(4個→2個)、コンデンサーは、V2とV5に使っていたバスコンが1個のコンデンサーで済むため、コンデンサーが1個不要となる。そして、アンプが半分にすることによって、定常的な回路消費電流は半減し、また、チップレイアウトも半分で済み、従来必要であった外付けバスコンも1個削減可能である。更に、パネルより十分大きなバスコンを使えば、V3のバスコンC3'は不要に出来るので、この場合には、バスコンも半減可能となる。

【0059】上記効果について、図11を参照して説明する。図11は、第1の従来例を用いた場合と本発明の回路方式を用いた場合の液晶駆動システムを比較する図である。液晶の駆動電圧は、液晶材料や駆動方式にも依るが、約5V〜数10Vとマイコン系の電源系と比較すると高圧である。従って、図11に示す様に(内蔵又は外部より)電源回路(この図の場合、昇圧回路)を用い



ている。

【0060】この例において、10V程度が最適である液晶パネルを駆動する場合を考えると、図11(a)に示す第1の従来例では、各レベルのコンデンサーには、最大10Vかかる。従って、これに用いるコンデンサーも20V程度の耐圧のコンデンサーが必要である。しかし、これらバスコンは主に0.01~1μFと大きく、同時に耐圧のある大きな実装容量は汎用的でなく高価である。

【0061】しかし、図11(b)に示す本発明で使われているコンデンサーは、上述した説明から明らかな様に、常に、 $V_4 - GND$ 又は、 $V_5 - GND$ しか印加しないので、 $V_4 - GND < 2 \times R_1 / (4 \times R_1 + R_2) \times V_{LCD} < 1/2 \times V_{LCD} = 5V$ の電圧しか印加されない為、コンデンサーの耐圧は半分以下で済み、より汎用的で安価で実装向きに小さなコンデンサーを使うことが出来る。

【0062】更に、コンデンサーだけでなく、アンプ回路についても同様に半分以下の耐圧で済むため、従来例で高圧プロセスを使っていたものが、より汎用的な低圧~中圧プロセスを用いることが可能である。また、それを制御する電源もより低い電圧で済む為、パワー的にも有利になる。すなわち、 $P = VI$ であるから、負荷電流が同じならば電圧が低い方がパワーロスは少なく、電圧が半分ならば半分である。また、アンプの電源が低くなれば、図11(b)で示す様に昇圧された電源を入れなくても、直接低圧電源を入れることが可能となり消費電流を低減することが可能となる。

【図3】本発明の第2の実施例に係る液晶駆動用電源回路の構成を示す回路図である。

【図4】本発明の第3の実施例に係る液晶駆動用電源回路の構成を示す回路図である。

【図5】本発明の第4の実施例に係る液晶駆動用電源回路の構成を示す回路図である。

【図6】本発明の第4の実施例に係る駆動波形を示すタイミングチャート図である。

【図7】本発明の第5の実施例に係る液晶駆動用電源回路の構成を示す回路図である。

【図8】本発明の第5の実施例に係る駆動波形を示すタイミングチャート図である。

【図9】本発明の第6の実施例に係る液晶駆動用電源回路の構成を示す回路図である。

【図10】本発明の第6の実施例に係る駆動波形を示すタイミングチャート図である。

【図11】第1の従来例を用いた場合と本発明の回路方式を用いた場合における液晶駆動システムの比較を示す図である。

【図12】第1の従来例に係る液晶駆動用電源回路の構成を示す回路図である。

【図13】第2の従来例に係る液晶駆動用電源回路の構成を示す回路図である。

【図14】第3の従来例に係る液晶駆動用電源回路の構成を示す回路図である。

【符号の説明】

R1、R2 抵抗

A1~A4 アンプ

C0~C4、CA、CB コンデンサー

V0~V5 出力電圧レベル

SW1~SW4 切り替えスイッチ

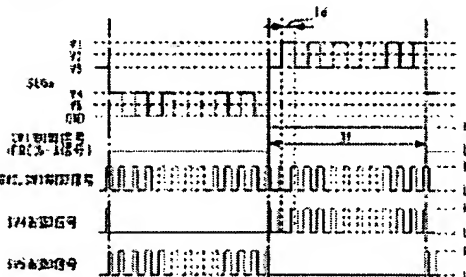
V<sub>LCD</sub> 最高電位

【図面の簡単な説明】

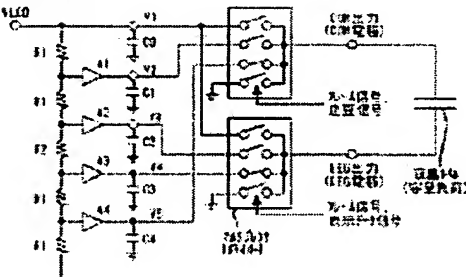
【図1】本発明の第1の実施例に係る液晶駆動用電源回路の構成を示す回路図である。

【図2】本発明の第1の実施例に係る駆動波形を示すタイミングチャート図である。

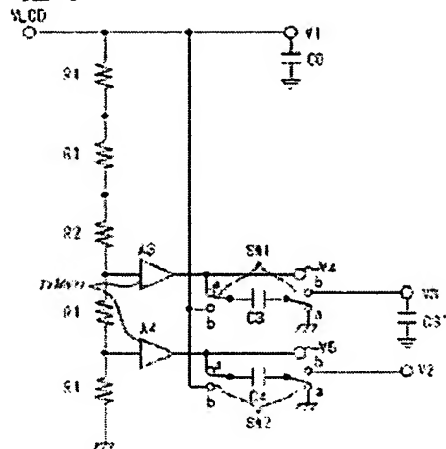
【図10】



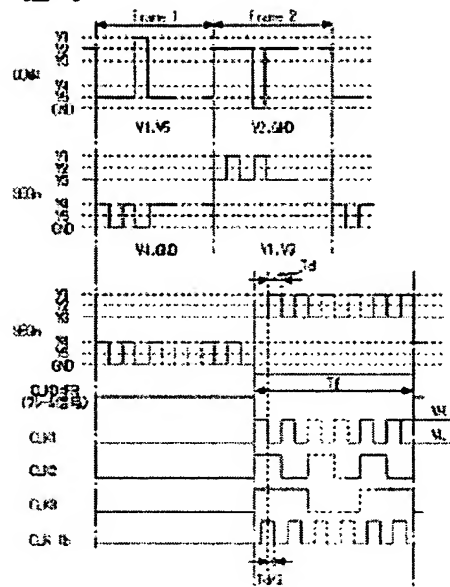
【図12】



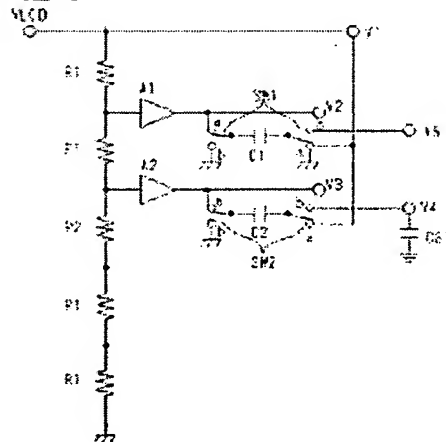
【图1】



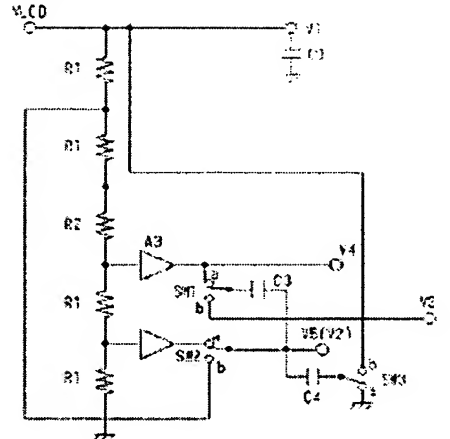
【图2】



【图3】



【图4】







フロントページの続き

Fターム (参考) 2H093 NA07 NA43 NB02 NC03 ND39  
ND49  
SC006 AA11 AF69 BC16 BF42 BF44  
BF46 FA42 FA43 FA47  
SC080 AA10 BB05 DD22 DD26 EE02  
EE17 FF03 JJ02 JJ03 JJ04  
KK07

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**